

## CLAIMS:

## [クレーム 1]

入力端子と出力端子との間に、印加電圧値によって容量が変化する第 1 乃至第 N の可変容量素子が順次直列接続され、

- 5 前記第 1 の可変容量素子の入力端子部と、第 2 i の可変容量素子及び第 i + 1 の可変容量素子の各接続点との間に、第 i の入力端子側バイアスラインが設けられ、

- かつ前記第 N の可変容量素子の出力端子部と、第 2 i - 1 の可変容量素子及び第 2 i の可変容量素子の各接続点との間に、第 i の出力端子側バイアス  
10 ラインが設けられている容量可変コンデンサ回路、ただし、N、i は整数であり、 $N = 2n + 1$ 、 $n \geq 1$ 、 $1 \leq i \leq n$  を満たす。

## [クレーム 2]

- 前記第 i の入力端子側バイアスライン及び第 i の出力端子側バイアスラインが、抵抗成分及び/またはインダクタ成分を含むクレーム 1 記載の容量可  
15 変コンデンサ回路。

## [クレーム 3]

- 前記第 i の入力端子側バイアスライン又は第 i の出力端子側バイアスラインのインピーダンスは、すべてのバイアスラインが無いとした場合に、直列  
接続された第 1 乃至第 N のいずれかの可変容量素子にかかる分圧された電圧  
20 が、バイアスラインがあるとした場合に、当該バイアスラインを経由して、第 1 乃至第 N のいずれかの可変容量素子にかかる分圧された電圧よりも小さくなるように選ばれているクレーム 2 記載の容量可変コンデンサ回路。

## [クレーム 4]

- 前記第 i の入力端子側バイアスライン又は第 i の出力端子側バイアスラインの各インピーダンスは、使用する高周波の周波数で、当該バイアスライン  
25 に並列接続されている可変容量素子の合成インピーダンスよりも大きくなるように選ばれているクレーム 2 記載の容量可変コンデンサ回路。

## [クレーム 5]

前記入力端子は、高周波信号の信号入力端子と直流バイアスの供給端子と

4/

を共用しているクレーム 1 記載の容量可変コンデンサ回路。

[クレーム 6]

$N=3$ ,  $n-1$  であるクレーム 1 記載の容量可変コンデンサ回路。

[クレーム 7]

- 5 前記入出力端子間に、直列接続された前記第 1 乃至第  $N$  の可変容量素子が複数群配置されており、前記第  $i$  の入力端子側バイアスライン及び第  $i$  の出力端子側バイアスラインが、各群に対して夫々設けられているクレーム 1 記載の容量可変コンデンサ回路。

[クレーム 8]

- 10 支持基板上に、印加電圧により容量が変化し、かつ直列接続してなる第 1 乃至第  $N$  の可変容量素子が設置され、

前記第 1 の可変容量素子の入力端子部と、第  $2i$  の可変容量素子及び第  $2i+1$  の可変容量素子の各接続点と間に第  $i$  の入力端子側バイアスラインが設けられ、

- 15 前記第  $N$  の可変容量素子の出力端子部と、第  $2i-1$  の可変容量素子及び第  $2i$  の可変容量素子の各接続点との間に第  $i$  の出力端子側バイアスラインが設けられた容量可変薄膜コンデンサ素子、ただし、 $N$ ,  $i$  は整数であり、 $N=2n+1$ ,  $n \geq 1$ ,  $1 \leq i \leq n$  を満たす。

[クレーム 9]

- 20 前記可変容量素子は、支持基板上に、下部電極層、薄膜誘電体層、上部電極層を順次被着してなるクレーム 8 記載の容量可変薄膜コンデンサ素子。

[クレーム 10]

前記薄膜誘電体層が  $(Ba_xSr_{1-x})Ti_yO_{3-x}$  からなるクレーム 9 記載の容量可変薄膜コンデンサ素子。

- 25 [クレーム 11]

前記支持基板には、第 1 の可変容量素子の入力端子部に接続する入力端子と、第  $N$  の可変容量素子の出力端子部に接続する出力端子とが形成されているクレーム 8 記載の容量可変薄膜コンデンサ素子。

[クレーム 12]

前記バイアスラインは、絶縁膜を介して、前記直列接続された容量可変薄膜コンデンサ上に形成されているクレーム 8 記載の容量可変薄膜コンデンサ素子。

[クレーム 13]

- 5 前記のバイアスラインは、支持基板上に直接形成されているクレーム 8 記載の容量可変薄膜コンデンサ素子。

[クレーム 14]

前記バイアスラインは直線状、ループ状、ミランダ状あるいはスパイラル状であるクレーム 8 記載の容量可変薄膜コンデンサ素子。

- 10 [クレーム 15]

前記バイアスラインはNi-Cr合金あるいはFe-Cr-Al合金などの高抵抗合金薄膜からなるクレーム 8 記載の容量可変薄膜コンデンサ素子。

[クレーム 16]

- 15 前記バイアスラインは、Au、Ptなどの貴金属薄膜からなるクレーム 8 記載の容量可変薄膜コンデンサ素子。

[クレーム 17]

前記バイアスラインは、Ni、Fe等の強磁性体薄膜からなるクレーム 8 記載の容量可変薄膜コンデンサ素子。

[クレーム 18]

- 20 前記バイアスラインは、酸化物導電体、窒化物導電体または半導体からなるクレーム 8 記載の可変薄膜コンデンサ素子。

[クレーム 19]

前記バイアスラインは、その少なくとも一部に薄膜抵抗を含むクレーム 8 記載の可変薄膜コンデンサ素子。

- 25 [クレーム 20]

前記バイアスラインは、導体ラインと薄膜抵抗とから成るクレーム 19 記載の容量可変薄膜コンデンサ素子。

[クレーム 21]

前記薄膜抵抗は、タンタルを含有しかつ比抵抗が $1\text{ m}\Omega\text{ cm}$ 以上であるク

クレーム 19 記載の容量可変薄膜コンデンサ素子。

〔クレーム 22〕

前記薄膜抵抗は、膜厚が 40 nm 以上であるクレーム 19 記載の容量可変薄膜コンデンサ素子。

5   〔クレーム 23〕

前記薄膜抵抗は、窒化タンタルからなるクレーム 19 記載の容量可変薄膜コンデンサ素子。

〔クレーム 24〕

10   前記薄膜抵抗は、Ni-Cr 合金あるいは Fe-Cr-Al 合金などの高抵抗合金薄膜からなるクレーム 19 記載の容量可変薄膜コンデンサ素子。

〔クレーム 25〕

前記薄膜抵抗は、Au、Pt などの貴金属薄膜からなるクレーム 19 記載の容量可変薄膜コンデンサ素子。

〔クレーム 26〕

15   前記薄膜抵抗は、Ni、Fe 等の強磁性体薄膜からなるクレーム 19 記載の容量可変薄膜コンデンサ素子。

〔クレーム 27〕

前記薄膜抵抗は、酸化物導電体、窒化物導電体または半導体からなるクレーム 19 記載の容量可変薄膜コンデンサ素子。

20   〔クレーム 28〕

前記バイアスラインは、窒化ケイ素および酸化ケイ素の少なくとも 1 種類よりなる保護膜で被覆されているクレーム 8 記載の容量可変薄膜コンデンサ素子。

〔クレーム 29〕

25    $N=3$ ,  $n=1$  であるクレーム 8 記載の容量可変薄膜コンデンサ素子。

〔クレーム 30〕

支持基板上に、印加電圧により容量が変化し、かつ直列接続してなる第 1 乃至第 N の可変容量素子を設置した容量可変薄膜コンデンサ素子を共振回路の一部として用いる高周波部品であって、

50

前記第1の可変容量素子の入力端子部と、第 $2i$ の可変容量素子及び第 $2i+1$ の可変容量素子の各接続点との間に第 $i$ の入力端子側バイアスラインを設け、

- 5 前記第 $N$ の可変容量素子の出力端子部と、第 $2i-1$ の可変容量素子及び第 $2i$ の可変容量素子の各接続点との間に第 $i$ の出力端子側バイアスラインを設けた高周波部品、ただし、 $N$ 、 $i$ は整数であり、 $N=2n+1$ 、 $n \geq 1$ 、 $1 \leq i \leq n$ を満たす。

[クレーム31]

- 10 支持基板上に、印加電圧により容量が変化し、かつ直列接続してなる第1乃至第 $N$ の可変容量素子を設置した容量可変薄膜コンデンサ素子を、複数の共振回路を接合する容量素子として用いる高周波部品であって、

前記第1の可変容量素子の入力端子部と、第 $2i$ の可変容量素子及び第 $2i+1$ の可変容量素子の各接続点との間に第 $i$ の入力端子側バイアスラインを設け、

- 15 前記第 $N$ の可変容量素子の出力端子部と、第 $2i-1$ の可変容量素子及び第 $2i$ の可変容量素子の各接続点との間に第 $i$ の出力端子側バイアスラインを設けた高周波部品、ただし、 $N$ 、 $i$ は整数であり、 $N=2n+1$ 、 $n \geq 1$ 、 $1 \leq i \leq n$ を満たす。